



# (12) 发明专利

(10) 授权公告号 CN 114613663 B

(45) 授权公告日 2025. 07. 18

(21) 申请号 202011450019.8

H01L 21/67 (2006.01)

(22) 申请日 2020.12.09

H10D 62/10 (2025.01)

H10D 62/832 (2025.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 114613663 A

(56) 对比文件

CN 104979185 A, 2015.10.14

CN 111326479 A, 2020.06.23

(43) 申请公布日 2022.06.10

(73) 专利权人 江苏中科汉韵半导体有限公司

地址 221000 江苏省徐州市经济技术开发区创业路26号A-2厂房1F-2F

审查员 黄宝权

(72) 发明人 李凯 袁述

(74) 专利代理机构 北京银龙知识产权代理有限公司

11243

专利代理师 胡影 李红标

(51) Int. Cl.

H01L 21/02 (2006.01)

H01L 21/304 (2006.01)

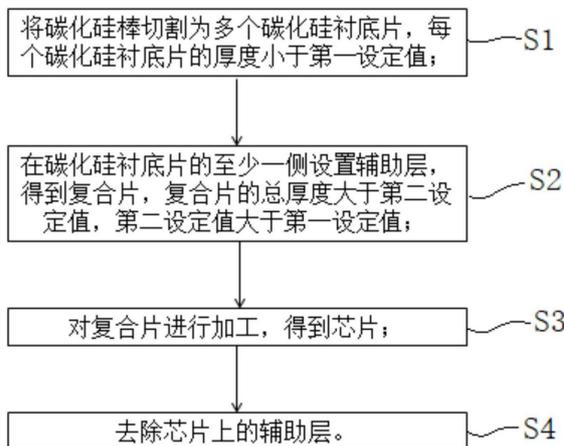
权利要求书1页 说明书5页 附图2页

(54) 发明名称

芯片及其制备方法

(57) 摘要

本发明提供一种芯片及其制备方法,该制备方法包括以下步骤:S1、将碳化硅棒切割为多个碳化硅衬底片,每个所述碳化硅衬底片的厚度小于第一设定值;S2、在所述碳化硅衬底片的至少一侧设置辅助层,得到复合片,所述复合片的总厚度大于第二设定值,所述第二设定值大于所述第一设定值;S3、对所述复合片进行加工,得到芯片;S4、去除所述芯片上的所述辅助层。本发明实施例的芯片的制备方法,通过将碳化硅晶锭切割成多个薄衬底片,并在每个薄衬底片上设置辅助层,得到复合片,防止薄衬底片在加工过程破碎,最后再将复合片加工得到碳化硅芯片后,去除辅助层,得到厚度较薄的碳化硅芯片,有效降低芯片制造的成本。



1. 一种芯片的制备方法,其特征在于,包括以下步骤:
  - S1、将碳化硅棒切割为多个碳化硅衬底片,每个所述碳化硅衬底片的厚度小于第一设定值;
  - S2、在所述碳化硅衬底片的至少一侧设置辅助层,得到复合片,所述复合片的总厚度大于第二设定值,所述第二设定值大于所述第一设定值;
  - S3、对所述复合片进行加工,得到芯片;
  - S4、去除所述芯片上的所述辅助层;步骤S2包括:
  - S21'、将辅料混合后,在所述碳化硅衬底片的碳面进行流延成型;
  - S22'、对所述碳化硅衬底片进行烧结,在所述碳化硅衬底片的碳面形成所述辅助层,得到所述复合片;
  - S23'、对所述复合片进行研磨以调整其厚度、平整度和粗糙度;将辅料混合,包括:碳化硅粉末或氧化铝粉末为骨料,加黏土和质量分数为3%-8%的聚乙烯醇进行混合。
2. 根据权利要求1所述的芯片的制备方法,其特征在于,所述第一设定值小于 $200\mu\text{m}$ 。
3. 根据权利要求1所述的芯片的制备方法,其特征在于,所述第二设定值为 $200\mu\text{m}$ - $350\mu\text{m}$ 。
4. 根据权利要求1所述的芯片的制备方法,其特征在于,步骤S2包括:
  - S21、将所述辅助层键合在所述碳化硅衬底片的一侧上,得到所述复合片;
  - S22、对所述复合片进行研磨以调整其厚度、平整度和粗糙度。
5. 根据权利要求4所述的芯片的制备方法,其特征在于,所述辅助层为多晶碳化硅层或氧化铝层,所述辅助层的耐温温度大于 $2000^{\circ}\text{C}$ 。
6. 根据权利要求1所述的芯片的制备方法,其特征在于,所述辅料为:以碳化硅粉末或氧化铝粉末为骨料,加黏土和聚乙烯醇进行混合得到的混合料。
7. 根据权利要求1所述的芯片的制备方法,其特征在于,步骤S2包括:
  - S21''、在所述碳化硅衬底片的碳面设置粘接剂;
  - S22''、将所述辅助层粘结在所述碳化硅衬底片的碳面上;
  - S23''、对所述碳化硅衬底片进行烧结,得到所述复合片;
  - S24''、对所述复合片进行研磨以调整其厚度、平整度和粗糙度。
8. 根据权利要求7所述的芯片的制备方法,其特征在于,所述粘接剂为:以碳化硅粉末或氧化铝粉末为骨料,加黏土和聚乙烯醇进行混合得到的混合料,所述辅助层为多晶碳化硅层或氧化铝层。
9. 一种芯片,其特征在于,所述芯片由根据权利要求1-8中任一项所述的制备方法制备而成。

## 芯片及其制备方法

### 技术领域

[0001] 本发明实施例涉及芯片制造技术领域,尤其涉及一种芯片的制备方法及采用该制备方法制备的芯片。

### 背景技术

[0002] SiC(碳化硅)是一种合适的用于工业化生产功率半导体器件的衬底材料。在工艺问题解决之后,价格成为了影响SiC器件普及的重要因素。其中,SiC片的成本占据了制造成本的很大一部分。

[0003] 主要原因在于SiC晶锭生长速度很慢,一周大概生长5cm,所以切割每一片SiC的厚度,直接影响SiC芯片成本。如图1所示,现有的SiC晶锭1在满足芯片制造工艺的前提下,所能切割出的SiC片2的厚度较厚,增加了芯片的制造成本。

### 发明内容

[0004] 本发明实施例提供一种芯片的制备方法,能够有效降低芯片的制造成本。

[0005] 为了解决上述技术问题,本发明是这样实现的:

[0006] 第一方面,本发明实施例提供了一种芯片的制备方法,包括以下步骤:

[0007] S1、将碳化硅棒切割为多个碳化硅衬底片,每个所述碳化硅衬底片的厚度小于第一设定值;

[0008] S2、在所述碳化硅衬底片的至少一侧设置辅助层,得到复合片,所述复合片的总厚度大于第二设定值,所述第二设定值大于所述第一设定值;

[0009] S3、对所述复合片进行加工,得到芯片;

[0010] S4、去除所述芯片上的所述辅助层。

[0011] 进一步地,所述第一设定值小于200 $\mu\text{m}$ 。

[0012] 进一步地,所述第二设定值为200 $\mu\text{m}$ -350 $\mu\text{m}$ 。

[0013] 进一步地,步骤S2包括:

[0014] S21、将所述辅助层键合在所述碳化硅衬底片的一侧上,得到所述复合片;

[0015] S22、对所述复合片进行研磨以调整其厚度、平整度和粗糙度。

[0016] 进一步地,所述辅助层为多晶碳化硅层或氧化铝层。

[0017] 进一步地,步骤S2包括:

[0018] S21'、将辅料混合后,在所述碳化硅衬底片的碳面进行流延成型;

[0019] S22'、对所述碳化硅衬底片进行烧结,在所述碳化硅衬底片的碳面形成所述辅助层,得到所述复合片;

[0020] S23'、对所述复合片进行研磨以调整其厚度、平整度和粗糙度。

[0021] 进一步地,所述辅料为:以碳化硅粉末或氧化铝粉末为骨料,加黏土和聚乙烯醇进行混合得到的混合料。

[0022] 进一步地,步骤S2包括:

- [0023] S21”、在所述碳化硅衬底片的碳面设置粘接剂；
- [0024] S22”、将所述辅助层粘结在所述碳化硅衬底片的碳面上；
- [0025] S23”、对所述碳化硅衬底片进行烧结，得到所述复合片；
- [0026] S24”、对所述复合片进行研磨以调整其厚度、平整度和粗糙度。
- [0027] 进一步地，所述粘接剂为：以碳化硅粉末或氧化铝粉末为骨料，加黏土和聚乙烯醇进行混合得到的混合料，所述辅助层为多晶碳化硅层或氧化铝层。
- [0028] 第二方面，本发明实施例提供了一种芯片，所述芯片由上述实施例中所述的制备方法制备而成。
- [0029] 在本发明实施例中，通过将碳化硅晶锭切割成多个薄衬底片，并在每个薄衬底片上设置辅助层，得到复合片，防止薄衬底片在加工过程破碎，最后再将复合片加工得到碳化硅芯片后，去除辅助层，得到厚度较薄的碳化硅芯片，有效降低芯片制造的成本。

### 附图说明

- [0030] 通过阅读下文优选实施方式的详细描述，各种其他的优点和益处对于本领域普通技术人员将变得清楚明了。附图仅用于示出优选实施方式的目的，而并不认为是对本发明的限制。而且在整个附图中，用相同的参考符号表示相同的部件。在附图中：
- [0031] 图1为现有技术的芯片的制备方法中的碳化硅棒的切割示意图；
- [0032] 图2为本发明实施例的芯片的制备方法的工艺流程图；
- [0033] 图3为本发明实施例的芯片的制备方法的流程框图。
- [0034] 附图标记：
- [0035] 碳化硅棒10；
- [0036] 碳化硅衬底片20；
- [0037] 辅助层30；
- [0038] 芯片40。

### 具体实施方式

- [0039] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。
- [0040] 下面根据附图并结合具体实施例描述本发明实施例的芯片的制备方法。
- [0041] 根据本发明实施例的芯片的制备方法，包括以下步骤：
- [0042] S1、将碳化硅棒切割为多个碳化硅衬底片，每个碳化硅衬底片的厚度小于第一设定值；
- [0043] S2、在碳化硅衬底片的至少一侧设置辅助层，得到复合片，复合片的总厚度大于第二设定值，第二设定值大于第一设定值；
- [0044] S3、对复合片进行加工，得到芯片；
- [0045] S4、去除芯片上的辅助层。
- [0046] 具体地，参见图2和图3，在本发明实施例的芯片的制备方法中，首先，可以将碳化

硅棒10切割为多个碳化硅衬底片20,该碳化硅棒10为碳化硅(SiC)晶锭,并且该碳化硅晶锭为单晶碳化硅。每个碳化硅衬底片20的厚度可以小于第一设定值,以使同一个碳化硅棒10可以切割出尽可能薄、尽可能多的衬底片。因为SiC晶锭生长速度很慢,一周大概生长5cm,所以切割每一片的厚度越薄,制备出的SiC芯片40成本越低。

[0047] 然后,在碳化硅衬底片20的至少一侧上设置辅助层30,碳化硅衬底片20的一侧可以作为外延片(EPI),辅助层30可以与薄的碳化硅衬底片20复合得到复合片,复合片的总厚度大于第二设定值,并且第二设定值大于第一设定值。即复合之后的碳化硅衬底片20厚度得到增加,可以有效防止对切割之后的薄的碳化硅衬底片20直接加工而造成在加工过程破碎。

[0048] 接着,可以对复合片进行MOSFET(MOSFET: Metal-Oxide-Semiconductor Field-Effect Transistor,金氧半场效晶体管)工艺加工处理,得到芯片40。最后,可以将芯片40上的辅助层30去除,得到的芯片40厚度较薄,且整体结构完整,不会破损。通过利用本发明的制备方法可以在同一个碳化硅棒10上切割出更多更薄的碳化硅衬底片20,从而制备出更多更薄的芯片40,有效降低芯片40的制备成本。

[0049] 其中需要说明的是,在本申请中,碳化硅棒10可以是棒状结构,也可以是其他可以切割出碳化硅衬底片20的碳化硅晶锭,将碳化硅棒10切割成碳化硅衬底片20的结构和工作原理,以及对于碳化硅衬底片20的切割厚度的控制方法,这对于本领域技术人员而言是可以理解并且容易实现的,因此不再详细描述。

[0050] 由此,在本发明实施例中,通过将碳化硅棒10切割成多个薄碳化硅衬底片20,使得同一个碳化硅棒10可以切割出更多、更薄的碳化硅衬底片20,再在每个薄碳化硅衬底片20上设置辅助层30,得到复合片,增加碳化硅衬底片20的厚度,防止薄的碳化硅衬底片20在加工过程破碎,最后再将复合片加工得到碳化硅芯片40后,去除辅助层30,得到厚度较薄的碳化硅芯片40,该方法简单可行,可以有效降低芯片40制造的成本。

[0051] 根据本发明的一个实施例,第一设定值小于 $200\mu\text{m}$ 。第二设定值为 $200\mu\text{m}$ - $350\mu\text{m}$ 。

[0052] 也就是说,如图2所示,从单晶碳化硅棒10切割的碳化硅衬底片20的厚度可以小于 $200\mu\text{m}$ ,优选碳化硅衬底片20的厚度为 $100\mu\text{m}$ 或者更薄,保证可以从碳化硅棒10上切割出尽可能多的碳化硅衬底片20,从而可以从同一碳化硅棒10上制备出更多的芯片40,降低芯片40的制造成本。切割出的碳化硅衬底片20上可以复合有辅助层30,碳化硅衬底片20和辅助层30的总厚度可以为 $200\mu\text{m}$ - $350\mu\text{m}$ 。

[0053] 需要说明的是,现有的碳化硅衬底片20在平整度TTV(total thickness variation),粗糙度等值,以便能达到芯片40制造要求的前提下,碳化硅衬底片20经标准研磨后的标准厚度为 $350\mu\text{m}$ ,若碳化硅衬底的厚度小于 $350\mu\text{m}$ ,容易造成碳化硅衬底在后续工艺制造过程中破损。

[0054] 本申请通过对切割出的更薄的碳化硅衬底上进行增厚处理,保证碳化硅衬底片20和辅助层30的总厚度可以达到后续芯片40制造工艺的要求,最后在制备出的芯片40上通过刻蚀等方法去除辅助层30,使得制备出的芯片40厚度更薄,保证一个碳化硅晶锭可以制备出更多的芯片40,从而有效降低芯片40制造成本。

[0055] 下面对在碳化硅衬底片20设置辅助层30的方法进行详细描述。

[0056] 在本发明的一些具体实施方式中,步骤S2包括:

[0057] S21、将辅助层30键合在碳化硅衬底片20的一侧上,得到复合片;

[0058] S22、对复合片进行研磨以调整其厚度、平整度和粗糙度。

[0059] 也就是说,在本发明的芯片的制备方法中,辅助层30可以键合在碳化硅衬底片20上,得到复合片,然后通过对复合片进行研磨以调整其厚度、平整度和粗糙度,保证复合片(碳化硅衬底片20和辅助层30的总厚度为350 $\mu\text{m}$ )。

[0060] 可选地,在本申请中,辅助层30可以采用多晶碳化硅层或氧化铝层。单晶SiC通过Bonding(绑定)的方式来增加碳化硅棒10所切割碳化硅衬底片20的个数。通过利用标准Bonding方式,将耐高温材料Bonding在单晶SiC上,然后标准研磨,调整复合片厚度(350 $\mu\text{m}$ ,现在SiC衬底片的标准厚度),平整度TTV(total thickness variation),粗糙度等值,以便能达到芯片40制造要求,防止碳化硅衬底片20在制造过程中破损。

[0061] 同时,在碳化硅衬底片20上Bonding的辅助层30可以为相同或者不同的材料,例如:多晶碳化硅,氧化铝等耐高温材料,保证合成材料(复合片)可以承受高于1800 $^{\circ}\text{C}$ 的温度的半导体工艺。通过采用本申请的制备方法,可以在同一个碳化硅棒10上切割出更多更薄的碳化硅衬底片20,从而制备出更多更薄的芯片40,有效降低芯片40的制备成本。当然,对于本领域技术人员来说,Bonding工艺是可以理解并且能够实现的,在本申请中不再详细赘述。

[0062] 在本发明的另一些具体实施方式中,步骤S2包括:

[0063] S21'、将辅料混合后,在碳化硅衬底片20的碳面进行流延成型;

[0064] S22'、对碳化硅衬底片20进行烧结,在碳化硅衬底片20的碳面形成辅助层30,得到复合片;

[0065] S23'、对复合片进行研磨以调整其厚度、平整度和粗糙度。

[0066] 也就是说,在本发明的芯片的制备方法中,还可以利用流延法或多次CVD等方式选择合适的耐高温材料将碳化硅衬底片20增厚。该耐高温材料可以是以碳化硅粉末或氧化铝粉末为骨料,加黏土和聚乙烯醇进行混合得到的辅料。将辅料混合后,在碳化硅衬底片20的碳面进行流延成型。然后通过对碳化硅衬底片20进行高温烧结,在碳化硅衬底片20的碳面形成辅助层30,得到复合片,最后,对复合片进行研磨,调整复合片的厚度、平整度和粗糙度,得到350 $\mu\text{m}$ 的复合片。

[0067] 具体地,在的流延法标准流程中,可以以碳化硅粉末或氧化铝粉末为骨料,加黏土和质量分数为3%-8%的聚乙烯醇(PVA)进行混合,在碳化硅衬底的碳面进行流延成型,得到的辅助层30的厚度大致在200 $\mu\text{m}$ -600 $\mu\text{m}$ 左右,然后通过800 $^{\circ}\text{C}$ -1400 $^{\circ}\text{C}$ 的温度条件下进行高温烧结。烧结完成后通过标准研磨,可以得到350 $\mu\text{m}$ 的复合片。在后续的芯片40制造过程中,将复合片上的辅助层30通过刻蚀等方式去除后,可以得到厚度在100 $\mu\text{m}$ 以内的芯片40。

[0068] 通过采用本申请的制备方法,可以在同一个碳化硅棒10上切割出更多更薄的碳化硅衬底片20,从而制备出更多更薄的芯片40,有效降低芯片40的制备成本。当然,流延法的工艺原理是本领域技术人员可以理解并且能够实现的,在本申请中不再详细赘述。

[0069] 在本发明的一些具体实施方式中,步骤S2包括:

[0070] S21''、在碳化硅衬底片20的碳面设置粘接剂;

[0071] S22''、将辅助层30粘结在碳化硅衬底片20的碳面上;

[0072] S23”、对碳化硅衬底片20进行烧结,得到复合片;

[0073] S24”、对复合片进行研磨以调整其厚度、平整度和粗糙度。

[0074] 换句话说,在本发明的芯片的制备方法中,辅助层30还可以通过粘接剂复合在碳化硅衬底上。

[0075] 具体地,首先,可以在碳化硅衬底片20的碳面涂覆粘接剂,然后将辅助层30粘结在碳化硅衬底片20的碳面上,并对碳化硅衬底片20进行烧结,得到复合片。最后,通过对复合片进行研磨以调整其厚度、平整度和粗糙度,保证可以得到350um的复合片。

[0076] 粘接剂可以采用以碳化硅粉末或氧化铝粉末为骨料,加黏土和聚乙烯醇进行混合得到的混合料,辅助层30可以采用多晶碳化硅层或氧化铝层等耐温温度大于2000°C高温的材料制备而成。通过利用以碳化硅粉末或氧化铝粉末为骨料,加黏土和质量分数为3%-8%的聚乙烯醇(PVA)混合后作为粘结剂,将的多晶碳化硅、氧化铝等材料粘结在碳化硅衬底片20的碳面,并进行高温烧结,高温烧结的温度可以达到1700°C以上,烧结完成后进行标准研磨,调整复合片的厚度、平整度和粗糙度,得到350um的复合片。

[0077] 在后续的芯片40制造过程中,将复合片上的辅助层30通过刻蚀等方式去除后,可以得到厚度在100 $\mu\text{m}$ 以内的芯片40。通过采用本申请的制备方法,可以在同一个碳化硅棒10上切割出更多更薄的碳化硅衬底片20,从而制备出更多更薄的芯片40,有效降低芯片40的制备成本。

[0078] 总而言之,在本发明实施例中,通过将碳化硅晶锭切割成多个薄衬底片,并在每个薄衬底片上设置辅助层30,得到复合片,防止薄衬底片在加工过程破碎,最后再将复合片加工得到碳化硅芯片40后,去除辅助层30,得到厚度较薄的碳化硅芯片40,有效降低芯片40制造的成本。

[0079] 本发明还提供一种芯片40,该芯片40由上述实施例中的制备方法制备而成(参见图2和图3)。由于根据本发明实施例的芯片的制备方法具有上述技术效果,因此,根据本发明的制备方法制备出的芯片40,厚度较薄,成本较低。

[0080] 当然,对于芯片40的具体制备工艺是本领域技术人员可以理解并且能够实现的,在本申请中不再详细赘述。

[0081] 上面结合附图对本发明的实施例进行了描述,但是本发明并不局限于上述的具体实施方式,上述的具体实施方式仅仅是示意性的,而不是限制性的,本领域的普通技术人员在本发明的启示下,在不脱离本发明宗旨和权利要求所保护的范围情况下,还可做出很多形式,均属于本发明的保护之内。

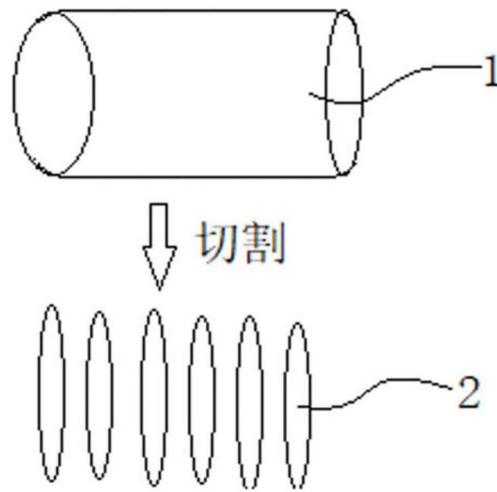


图1

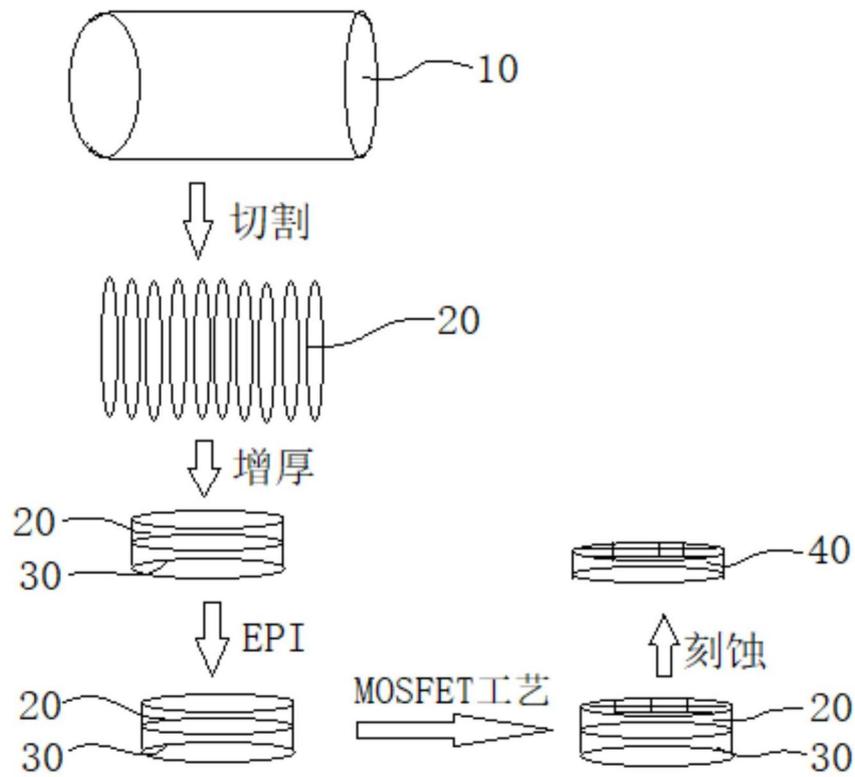


图2

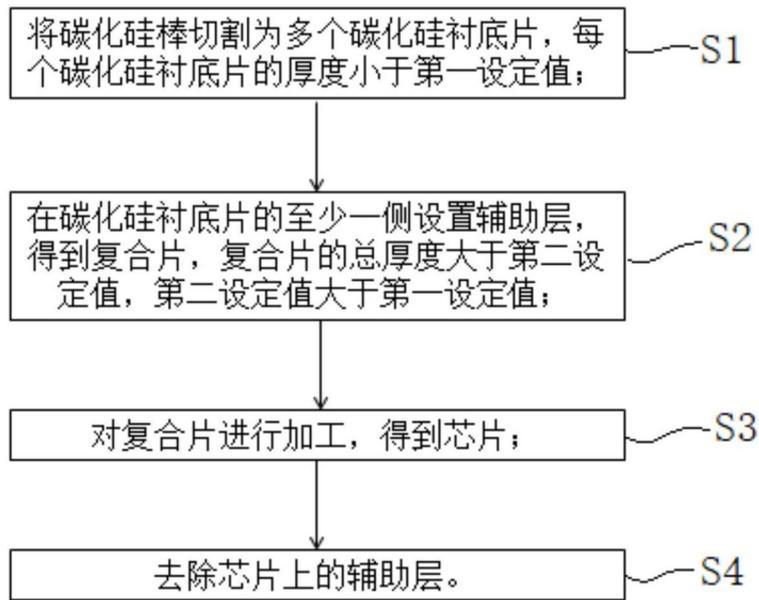


图3